

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020011035 A
 (43)Date of publication of application: 07.02.2002

(21)Application number: 1020000044418

(22)Date of filing: 31.07.2000

(30)Priority: ..

(51)Int. Cl. H01L 29/786

(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.

(72)Inventor: CHOI, JUN HU

(54) THIN FILM TRANSISTOR ARRAY SUBSTRATE FOR X-RAY DETECTOR

(57) Abstract:

PURPOSE: A thin film transistor array substrate for an X-ray detector is provided to minimize leakage current generated especially from an overlapped portion between a bias line and a lower electrode of a PIN photo diode. CONSTITUTION: Gate lines(22,24,26) are formed on an insulating substrate(10) and covered with a gate insulating layer(30). An island-like semiconductor layer(40) is formed on the gate insulating layer, and an ohmic contact layer(55,56) is formed thereon. Data lines(65,66,68) photo conductive layers(70) are further formed thereon, and also the PIN photo diode is composed of the lower electrode(68) among the data lines, the photo conductive layers(70) and an upper electrode(80). In particular, the bias line(104) is formed on a planarized passivation layer(90) and fully separated from the lower electrode(68) of the PIN photo diode, thereby ensuring sufficient resistance therebetween and therefore minimizing leakage current.

copyright KIPO 2002

Legal Status

Date of request for an examination (20050729)

Notification date of refusal decision ()

Final disposal of an application (registration)

Date of final disposal of an application (20070426)

Patent registration number (1007200880000)

Date of registration (20070514)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent ()

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

Date of extinction of right ()

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.⁷ (11) 공개번호 특2002-0011035
H01L 29/786 (43) 공개일자 2002년02월07일

(21) 출원번호 10-2000-0044418
(22) 출원일자 2000년07월31일
(71) 출원인 삼성전자 주식회사 윤종용
경기 수원시 팔달구 매곡3동 416
(72) 발명자 최준후
서울특별시서대문구영천동100번지삼호아파트107동1006호
(74) 대리인 유미특허법인, 김형근

심사청구 : 없음

(54) 액스레이 검출기용 박막 트랜지스터 어레이 기판

요약

절연 기판 위에 게이트 배선이 형성되어 있고, 게이트 절연막이 게이트 배선을 덮고 있다. 게이트 전극의 게이트 절연막 상부에는 반도체층이 실도 양으로 형성되어 있으며, 반도체층의 상부에는 저항 접촉층이 형성되어 있다. 저항 접촉층 및 게이트 절연막 위에는 데이터 배선이 형성되어 있으며, 화소와 게이트 절연막 상부에는 데이터 배선의 드레인 전극과 연결되어 있는 하부 전극, N형의 불순물을 포함하는 비정질 규소층과 불순물을 포함하지 않은 비정질 규소층과 P형의 불순물을 포함하는 비정질 규소층으로 이루어진 광 도전체층 및 투명한 도전 물질로 이루어진 상부 전극을 포함하는 PIN 광 다이오드가 형성되어 있다. 데이터 배선, 이물질이 가리지 않는 반도체층 및 상부 전극의 상부에는 평탄화 특성이 우수한 유기 물질로 이루어진 보호막이 형성되어 있으며, 보호막은 데이터선 및 상부 전극을 각각 드러내는 침출 구멍을 가진다. 이때, 평탄화된 보호막을 형성하기 전에 질화 규소와 같은 필름 물질로 이루어진 절연막을 추가로 형성할 수도 있다. 보호막의 상부에는 침출 구멍을 통하여 상부 전극과 연결되어 있는 바이어스 배선과 다른 침출 구멍을 통하여 데이터선과 연결되어 있으며 데이터선과 중첩되어 있는 보조 데이터선이 형성되어 있다.

대표도

도2

색인어

X-ray, 광도전체, PIN, 누설전류

문세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 어레이 기판의 구조를 도시한 배치도이고,

도 2는 도 1에서 II-II' 선을 따라 절단한 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 어레이 기판에 관한 것으로, 더욱 상세하게는, 액스 레이(X-ray)를 검출하기 위해 사용되는 액스 레이 검출기의 한 기관인 박막 트랜지스터 어레이 기판에 관한 것이다.

액스 레이를 검출하기 위해 사용되는 액스 레이 검출기도 박막 트랜지스터 어레이 기판에는 박막 트랜지스터 어레이를 가지고 있으나, 박막 표시 장치의 달리 각각의 화소에는 P형의 불순물을 포함하는 P형의 광 도전체층과 불순물을 함유하지 않는 광 도전체층과 N형의 불순물을 포함하는 N형의 광 도전체층의 도전체층과 도전체층의 양단에 전압을 인가하기 위한 두 전극을 포함하는 PIN 광 다이오드(photo diode) 어레이가 형성되어 있다. 이러한 X-ray 검출기는 외부로부터 화소 전극으로 전달하는 화상 신호를 통하여 화상을 표시하는 액정 표시 장치와 다르게 외부로부터 주사되는 X-ray에 의해 PIN 광 다이오드에서 생성되는

전자를 바이어스 전압을 인가하여 외부로 전달함으로써 빛을 전기적인 신호로 변환하는 기능을 가진다. 그러나, 이러한 X-ray 검출기의 박막 트랜지스터 어레이 기판에서는 PIN 광 다이오드의 내부 및 표면에서 누설 전류가 발생하며, 특히 누설 인가하기 위한 바이어스 배선과 PIN 광 다이오드의 한 전극에 중첩하는 부분에서 많은 누설 전류가 발생한다.

발명이 이루고자 하는 기술적 과제

본 발명에 개재는 이러한 문제점을 해결하기 위한 것으로서, 누설 전류를 최소화할 수 있는 X-ray 검출기용 박막 트랜지스터 어레이 기판을 제공하는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위한 본 발명에 따른 X-ray 검출기를 박막 트랜지스터 어레이 기판에는 PIN 광 다이오드를 덮는 절연막이 형성되어 있으며, 그 상부에 PIN 다이오드의 상부 전극과 연결되어 있는 바이어스 배선이 형성되어 있다.

본 발명에 따른 X-ray 검출기용 박막 트랜지스터 어레이 기판에는, 절연 기판 위에 게이트층 및 상기 게이트층에 연결되어 있는 게이트 전극을 포함하는 게이트 배선이 형성되어 있으며, 게이트 배선을 덮는 게이트 절연막이 형성되어 있다. 게이트 절연막 상부에는 반도체층이 형성되어 있으며, 게이트 절연막 상부에는 게이트전선과 교차하여 화소를 정의하는 데이터선, 데이터선과 연결되어 있으며 반도체층 상부까지 연장되어 있는 소스 전극 및 반도체층 상부에 위치하여 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데이터 배선이 형성되어 있다. 화소에는 드레인 전극과 연결되어 있는 하부 전극, 하부 전극 상부에 형성되어 있는 광 도전체층, 광 도전체층 상부의 상부 전극을 포함하는 광 다이오드가 형성되어 있다. 데이터 배선 및 광 다이오드를 덮고 있으며, 평탄화되어 있는 보호막 상부에는 제1 접촉 구멍을 통하여 상부 전극과 연결되어 있는 바이어스 배선이 형성되어 있다.

이때, 바이어스 배선과 동일한 층에 형성되어 데이터선과 중첩되어 있으며, 보호막의 제2 접촉 구멍을 통하여 데이터선과 연결되어 있는 보조 데이터선을 다 포함할 수 있으며, 보조 데이터선은 반도체층을 덮는 돌출부를 가지는 것이 바람직하다.

또한, 보호막은 유기 절연 물질로 이루어진 것이 바람직하며, 광 도전체층은 N형의 불순물을 포함하는 N형의 도전체층, 불순물을 포함하지 않는 도전체층 및 P형의 불순물을 포함하는 P형의 도전체층을 포함하는 것이 바람직하다.

또한, 평탄화된 보호막을 형성하기 전에 질화 규소와 같은 절연 물질로 이루어진 절연막을 추가로 형성할 수 있다.

그러한 침투한 도면을 참고로 하며 본 발명에 따른 PIN 다이오드를 가지는 X-ray 검출기용 박막 트랜지스터 어레이 기판의 한 실시예를 본 발명에 속하는 기술 분야에서 통상의 기술을 가진 자가 용이하게 실시할 수 있을 정도로 상세히 설명한다.

본 발명의 실시예에 따른 X-ray 검출기용 박막 트랜지스터 어레이 기판의 구조를 도 1 및 도 2를 참조하며 개략적으로 설명한다.

도 1은 본 발명의 실시예에 따른 PIN 다이오드를 가지는 X-ray 검출기용 박막 트랜지스터 어레이 기판의 구조를 개략적으로 도시한 배치도이고, 도 2는 도 1에서 I-I' 선을 따라 절단한 단면도이다.

도 1 및 도 2에서 보는 바와 같이, 절연 기판(10) 위에 저항을 가지는 알루미늄 계열의 금속 물질로 이루어진 게이트 배선이 형성되어 있다. 게이트 배선은 가로 방향으로 뻗어 있는 이중의 게이트선(22, 24) 및 게이트선(22)에 연결되어 있는 박막 트랜지스터의 게이트 전극(26)을 포함하며, 게이트선(22)의 끝에 연결되어 있어 외부로부터의 게이트 신호를 인가받아 게이트전선으로 전달하는 게이트 패드를 포함할 수 있다. 또한, 게이트 배선은 이중의 게이트선(22, 24)을 연결하는 게이트선 연결부(28)를 포함하며, 이 경우에는 게이트선(22, 24)이 단선되는 것을 방지할 수 있다. 물론, 게이트선(22, 24)은 단일 배선의 구조를 취할 수도 있다.

기판(10) 위에는 질화 규소(SiN_x) 다위로 이루어진 게이트 절연막(30)이 게이트 배선(22, 24, 26, 28)을 덮고 있다.

게이트 전극(24)의 게이트 절연막(30) 상부에는 비정질 규소 층의 반도체로 이루어진 반도체층(40)이 섬 모양으로 형성되어 있으며, 반도체층(40)의 상부에는 실리사이드 또는 n형 불순물이 농도분포 도판되어 있는 n+ 수소화 비정질 규소 다워의 불결로 판트인저 저항 접촉층(55, 56)이 각각 형성되어 있다. 이때, 반도체층(40)은 어레이에 형성되는 데이터선(62)과 게이트 배선(22, 24)에 교차하는 부분까지 연장하며 형성하는 것이 바람직하다.

저항 접촉층(55, 56) 및 게이트 절연막(30) 위에는 몰리브덴(Mo) 또는 몰리브덴-텅스텐(MoW) 합금, 크롬(Cr), 텅스텐(Ta), 티타늄(Ti) 등의 금속으로 이루어진 데이터 배선(62, 65, 66, 68)이 형성되어 있다. 데이터 배선은 서로 병행하여 형성되어 게이트선(22)과 교차하여 화소를 정의하는 데이터선(62), 데이터선(62)의 분지이며 저항 접촉층(55)의 상부까지 연장되어 있는 소스 전극(65) 및 소스 전극(65)과 분리되어 있으며 게이트 전극(26)에 대하여 소스 전극(65)의 반대쪽 저항 접촉층(56) 상부에 형성되어 있는 드레인 전극(66)을 포함하며, 데이터선(62)의 한쪽 끝에 연결되어 있으며 외부로부터의 화상 신호를 인가받는 데이터 패드를 포함할 수 있다. 또한, 데이터 배선은 게이트 절연막(30) 상부의 화소에는 형성되어 있으며, 드레인 전극(66)과 연결되어 있는 PIN 광 다이오드의 하부 전극(68)을 포함한다.

따라서, 데이터 배선(62, 65, 66, 68)을 이중층 이식으로 형성하는 경우에는 한 층은 저항이 작은 알루미늄 계열의 도전 물질로 형성하고 다른 층은 다른 물질과의 접촉 특성이 좋은 물질로 만드는 것이 바람직하다.

다. 그 예로는 Cr/AI(또는 Al 합금) 또는 Al/Mo 등을 들 수 있다.

PIN 광 다이오드의 하부 전극(68) 상부의 화소에는 H형의 불순물을 포함하는 비정질 규소층(71)과 불순물을 포함하지 않은 비정질 규소층(72)과 P형의 불순물을 포함하는 비정질 규소층(73)으로 이루어진 광 도전체층(70)이 형성되어 있다. 이러한 광 도전체층(70)은 외부에서 조사되는 빛에 의해 전자나 전공을 생성하는 기능을 가진다.

광 도전체층(70)의 상부에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등과 같이 투명한 도전 물질로 이루어진 PIN 광 다이오드의 상부 전극(80)이 형성되어 있다.

여기서, 하부 전극(68), 광 도전체층(70) 및 상부 전극(80)은 PIN 광 다이오드를 이룬다.

데이터 배선(62, 65, 66, 68), 이들이 가리지 않는 반도체층(40) 및 상부 전극(80)의 상부에는 평탄화 특성이 우수한 유기 물질로 이루어진 보호막(90)이 형성되어 있다. 평탄화된 보호막(90)은 광 도전체층(70)과 상부 및 하부 전극(68, 80)으로 인하여 발생하는 단차를 흡수한다. 여기서, 평탄화된 보호막(90)의 하부에 질화 규소 등으로 이루어진 절연막(98)이 추가로 형성될 수 있다.

보호막(90)에는 데이터선(62) 및 상부 전극(80)을 각각 드러내는 접촉 구멍(92, 94)이 형성되어 있다.

보호막(90)의 상부에는 접촉 구멍(94)을 통하여 상부 전극(80)과 연결되어 있으며 새로 방향으로 형성되어 있는 바이어스 배선(104)이 형성되어 있으며, 접촉 구멍(92)을 통하여 데이터선(62)과 연결되어 있으며 데이터선(62)과 중첩되어 있는 보조 데이터선(102)이 형성되어 있다. 여기서, 바이어스 배선(104)은 광 도전체층(70)에 생성되어 있는 전자나 전공을 제어할 수 있는 바이어스 전압을 상부 전극(80)에 전달하는 기능을 가지며, 보조 데이터선(102)은 데이터선(62)에 단선되는 것을 방지하는 기능을 가지는 동시에 박막 트랜지스터의 반도체층(40)으로 일차하는 빛을 차단하기 위한 돌출부(112)를 가진다.

이러한 본 발명의 실시예에 따른 PIN 다이오드를 가지는 X-ray 검출기를 박막 트랜지스터 기판에서는 바이어스 배선(104)이 평탄화되어 있는 보호막(90)의 상부에 형성되어 있어, PIN 광 다이오드의 하부 전극(68)과 충분한 거리를 확보할 수 있어 바이어스 배선(104)과 PIN 광 다이오드의 하부 전극(68) 사이의 저항을 충분히 확보할 수 있다.

발명의 효과

따라서, 본 발명에 따른 박막 트랜지스터 아래에 기판에서는 바이어스 배선과 PIN 광 다이오드의 하부 전극 사이의 저항을 충분히 확보할 수 있어 이들 사이에서 발생하는 누설 전류를 최소화할 수 있다.

(57) 청구의 범위

청구항 1

절연 거판 위에 형성되어 있으며, 게이트선 및 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 게이트 배선을 덮는 게이트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층,

상기 게이트 절연막 상부에 형성되어 있으며, 상기 게이트선과 교차하여 화소 영역을 정의하는 데이터선, 상기 데이터선과 연결되어 있으며 상기 반도체층 상부까지 연장되어 있는 소스 전극 및 상기 반도체층 상부에 위치하며 상기 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데이터 배선,

상기 화소 영역에 형성되어 있으며, 상기 드레인 전극과 연결되어 있는 하부 전극, 상기 하부 전극 상부에 형성되어 있는 광 도전체층, 상기 광 도전체층 상부에 형성되어 있는 상부 전극을 포함하는 광 다이오드,

상기 데이터 배선 및 상기 광 다이오드를 덮고 있으며, 평탄화되어 있는 보호막,

상기 보호막 상부에 형성되어 있으며, 상기 보호막의 제1 접촉 구멍을 통하여 상기 상부 전극과 연결되어 있는 바이어스 배선

을 포함하는 X-ray 검출기를 박막 트랜지스터 아래에 기판.

청구항 2

제1항에서,

상기 바이어스 배선과 동일한 층에 형성되어 상기 데이터선과 중첩되어 있으며, 상기 보호막의 제2 접촉 구멍을 통하여 상기 데이터선과 연결되어 있는 보조 데이터선을 더 포함하는 X-ray 검출기를 박막 트랜지스터 아래에 기판,

청구항 3

제2항에서,

상기 보조 데이터선은 상기 반도체층을 덮는 돌출부를 가지는 X-ray 검출기용 박막 트랜지스터 아래에 기판.

청구항 4

제1항에서,

상기 보호막은 유기 절연 물질로 이루어진 X-ray 검출기용 박막 트랜지스터 아래에 기판.

청구항 5

제1항에서,

상기 광 도전체층은 N형의 불순물을 포함하는 N형의 비정질 규소층, 불순물을 포함하지 않는 비정질 규소층 및 P형의 불순물을 포함하는 P형의 비정질 규소층을 포함하는 X-ray 검출기용 박막 트랜지스터 아래에 기판.

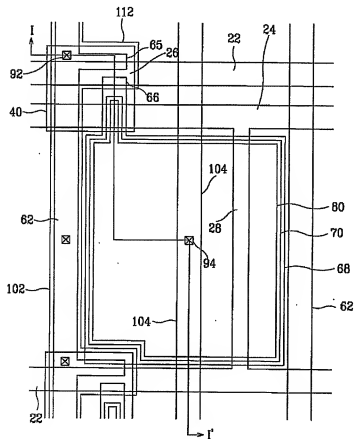
청구항 6

제1항에서,

상기 보호막의 하부에 형성되어 있는 절연막을 더 포함하는 X-ray 검출기용 박막 트랜지스터 아래에 기판.

도면

도면 1



도 2

